

Japanese Patent Laid-open Publication No. HEI 8-5664 A

Publication date: Jan. 12, 1996

Applicant: HITACHI CHEM CO LTD

Title: Inspection board for semiconductor device and method

5 for manufacturing the same

(57) [Abstract]

[Object] To provide an inspection board for a semiconductor
device in which thermal expansion coefficients of an IC
10 wafer and of a probe are matched with each other and a
method for manufacturing the same.

[Configuration] An inspection board for a semiconductor
device 1 in which invar and copper are used as main
structural materials for obtaining matching of a thermal
15 expansion coefficient with that of an IC wafer, and which
has a projecting portion 2 serving as a connecting terminal
on a circuit 5 on a surface to allow contact with an object
to be inspected, and steps shown below are included.

a. A step of stacking a metal foil 6 structured by three
20 layers of a copper layer 63 serving as a circuit/an
interlayer 62 made from nickel or nickel alloy/a copper
layer 61 serving as a projecting portion, an insulating
material 7 for adhesion, and a clad plate 8 structured by a
copper layer 81/an invar layer 82/a copper layer 81 such
25 that the copper layer 63 serving as a circuit and the clad

plate 8 come in contact with the insulating material 7 for
adhesion, and laminating and integrating the layers by
heating and pressurizing.

b. A step of selectively etching the copper layer 61
5 serving as a projecting portion.

c. A step of removing the exposed interlayer 62 made from
nickel or nickel alloy by etching.

d. A step of forming a conductor layer 5 serving as a
circuit by selective etching.

10

[0009] In order to match coefficients of an inspection
board 1 and an IC wafer with each other, in a clad plate 8
structured by a copper layer 81/an invar layer 82/a copper
layer 81 used in the present invention, a ratio of a
15 thickness of the copper layer: a thickness of the invar
layer: a thickness of the copper layer must be within a
range of 5:90:5 to 12.5:75:12.5. However, a total plate
thickness is not defined especially. Such a clad plate 8
structured by the copper layer 81/the invar layer 82/the
20 copper layer 81 is available from Texas Instruments Japan
Limited, Hitachi Cable, Ltd., or the like.

[Figs. 2] Figs. 2(a) to 2(b) are cross sections of each
process for explaining an embodiment of the present
25 invention.

[Explanations of Reference Numerals]

2. Projecting portion to be connecting terminal

5

5. Surface circuit

6. Metal foil structured by three layers

61. Copper layer serving as projecting portion

62. Interlayer made from nickel or nickel alloy

10 63. Copper layer serving as circuit

7. Insulating material for adhesion to be insulating
adhesion layer

8. Clad plate structured by copper layer/invar layer/copper
layer

15 81. Copper layer

82. Invar layer

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平8-5664

(43) 公開日 平成8年(1996)1月12日

(51) Int.Cl. ⁸	識別記号	庁内整理番号	F I	技術表示箇所
G 0 1 R 1/073	E			
31/26	J			
H 0 1 L 21/66	B	7514-4M		
H 0 5 K 1/09	C	7726-4E		
3/06	E			

審査請求 未請求 請求項の数 4 O L (全 4 頁)

(21) 出願番号 特願平6-140027

(22) 出願日 平成6年(1994)6月22日

(71) 出願人 000004455

日立化成工業株式会社

東京都新宿区西新宿2丁目1番1号

(72) 発明者 河添 宏

茨城県下館市大字小川1500番地 日立化成工業株式会社下館工場内

(72) 発明者 生井 栄作

茨城県下館市大字小川1500番地 日立化成工業株式会社下館工場内

(72) 発明者 岩崎 順雄

茨城県下館市大字小川1500番地 日立化成工業株式会社下館工場内

(74) 代理人 弁理士 若林 邦彦

最終頁に続く

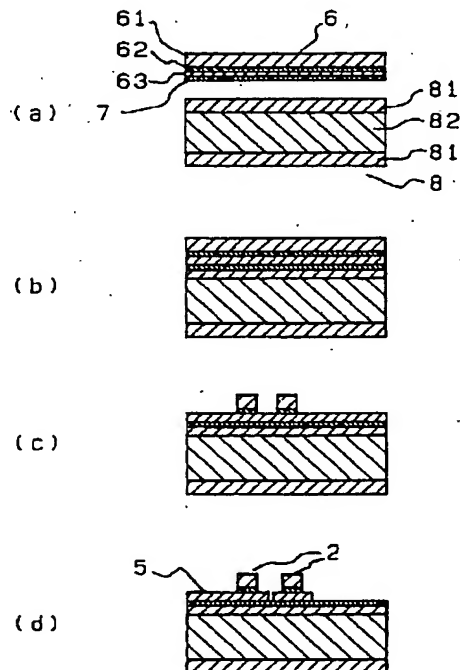
(54) 【発明の名称】 半導体装置用検査板とその製造方法

(57) 【要約】

【目的】 I C ウェーハの熱膨張係数とプローブの熱膨張係数が整合した半導体装置用検査板とその製造法を提供すること。

【構成】 その熱膨張係数を I C ウェーハと整合させるためインバー及び銅を主構造材とし、かつ、検査対象との接触を可能とするため接触端子となる凸部2を表面の回路5に有する半導体装置用検査板1と、以下に示す工程を含むこと。

- 回路となる銅層63/ニッケルあるいはニッケル合金からなる中間層62/凸部となる銅層61の三層からなる金属箔6と、接着を担う絶縁材7と銅層81/インバー層82/銅層81からなるクラッド板8とを、回路となる銅層63及びクラッド板8が接着を担う絶縁材7と接するように重ね加熱加圧して積層一体化する工程
- 凸部となる銅層61を選択的にエッチングする工程
- 露出したニッケルあるいはニッケル合金からなる中間層62をエッチング除去する工程
- 回路となる導体層5を選択的にエッチングにより形成する工程



【特許請求の範囲】

【請求項 1】回路層と接着を担う絶縁層と、銅層及びインバー層とで構成され、回路層に接触端子となる凸部を有することを特徴とする半導体装置用検査板。

【請求項 2】回路層に設けた接触端子となる凸部の高さが $10 \sim 150 \mu\text{m}$ であることを特徴とする請求項 1 に記載の半導体装置用検査板。

【請求項 3】回路層に設けた接触端子となる凸部が少なくとも、回路となる銅層／ニッケルあるいはニッケル合金層／凸部となる銅層から構成されることを特徴とする請求項 1 または 2 に記載の半導体装置用検査板。

【請求項 4】以下の工程を含むことを特徴とする半導体装置用検査板の製造方法。

a. 回路となる銅層／ニッケルあるいはニッケル合金からなる中間層／凸部となる銅層の三層からなる金属箔と、接着を担う絶縁材と、銅層／インバー層／銅層からなるクラッド板とを、回路となる銅層並びにクラッド板を接着を担う絶縁材と接するように重ね加熱加圧して積層一体化する工程

b. 次に、凸部となる形状にエッチングレジストを形成して、ニッケルあるいはニッケル合金からなる中間層まで凸部となる銅層をアルカリエッチング液で選択的にエッチング除去し、エッチングレジストを剥離除去し、露出したニッケルあるいはニッケル合金からなる中間層をエッチング除去した後、必要に応じて銅めっきを行う工程

c. 次に、回路となる形状にエッチングレジストを形成して、回路となる銅層を選択的にエッチング除去し、エッチングレジストを剥離除去する工程

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は、半導体装置用検査板及びその製造方法に関する。

【0002】

【従来の技術】IC ウェーハのプロープテストに対する最近の要求として、高低温プロープテストがある。これは、温度依存の不良をプロープテストの段階で摘出しようとするもので、最終テスト工程における歩留り向上、原価低減を目的とする。

【0003】他方、デバイスの高性能・多機能化に伴うテストポイント数の増大化、ポイントサイズの微小化並びにプロープサイズの拡大化は、テスト精度の向上を要求する。

【0004】通常、プロープカードはガラス布エポキシ樹脂あるいはガラス布ポリイミド樹脂印刷配線板で構成され、タングステン等で作られたテストピンを介して検体と接続される。しかし、テスト精度の向上を図るため、この接続距離は短くなる傾向にある。例えば、テストピンを介さずテストポイントにプロープカードを直接接続させる等の方法が採られている。

【0005】

【発明が解決しようとする課題】しかし、テストピンを介さずテストポイントにプロープカードを直接接続させる方法で、高低温プロープテストを実施する場合、IC ウェーハとプロープカードの熱膨張係数の差により位置ずれが発生し、テストの実施が困難となる。この場合、IC ウェーハの熱膨張係数は、 $3 \sim 4 \times 10^{-6} / \text{K}$ 位であり、プロープカードの熱膨張係数は、 $10 \sim 20 \times 10^{-6} / \text{K}$ 位である。

【0006】本発明は、IC ウェーハの熱膨張係数とプロープの熱膨張係数が整合した半導体装置用検査板とその製造法を提供することを目的とするものである。

【0007】

【課題を解決するための手段】本発明の半導体装置用検査板 1 は、その熱膨張係数を IC ウェーハと整合させるためインバー及び銅を主構造材とし、かつ、検査対象との接触を可能とするため接触端子となる凸部 2 を表面の回路 5 に有することを特徴とする。この場合、接触端子となる凸部 2 に、回路となる銅層 6 3 / ニッケルあるいはニッケル合金層 6 2 / 凸部となる銅層 6 1 からなる複合金箔を用いることができる。

【0008】このような半導体装置用検査板の製造方法は、以下に示す工程を含むことを特徴とする。

- a. 回路となる銅層 6 3 / ニッケルあるいはニッケル合金からなる中間層 6 2 / 凸部となる銅層 6 1 の三層からなる金属箔 6 と、接着を担う絶縁材 7 と銅層 8 1 / インバー層 8 2 / 銅層 8 1 からなるクラッド板 8 とを、回路となる銅層 6 3 及びクラッド板 8 が接着を担う絶縁材 7 と接するように重ね加熱加圧して積層一体化する工程
- b. 凸部となる銅層 6 1 を選択的にエッチングする工程
- c. 露出したニッケルあるいはニッケル合金からなる中間層 6 2 をエッチング除去する工程
- d. 回路となる導体層 5 を選択的にエッチングにより形成する工程

【0009】検査板 1 と IC ウェーハの熱膨張係数を整合させるためには、本発明に用いる銅層 8 1 / インバー層 8 2 / 銅層 8 1 からなるクラッド板 8 の、銅層の厚さ：インバー層の厚さ：銅層の厚さの比は、 $5 : 9.0 : 5 \sim 12$ 、 $5 : 7.5 : 12$ 、5 の範囲でなければならない。しかし、総板厚は特に規定するものではない。このような銅層 8 1 / インバー層 8 2 / 銅層 8 1 からなるクラッド板 8 は、日本テキサス・インスツルメンツ株式会社、日立電線株式会社等より入手が可能である。

【0010】表面に形成する回路導体の材質は、接着を担う絶縁材 7 との接着処理が容易であり、電気伝導性に優れる銅が好ましい。導体厚については特に規定するものではない。

【0011】接触端子となる凸部 2 は、従来から知られている、電気めっきによりパンパを形成するめっきパンパ法やボールを直接整合し、パンパを形成するボールパ

ンブ法等により形成することができる。但し、検査対象の全端子との接触を均一に行うため、接触端子2の形成に当たっては、その寸法精度に十分な注意を払う必要がある。

【0012】接着を担う絶縁材7は、半導体装置試験温度上限より高い、通常125℃以上のガラス転位温度

(Tg)を有することが好ましい。また、一般に樹脂材料は熱膨張係数が大きく、 $10 \times 10^{-6}/K$ 以上あるので、良好な電気絶縁性を現す範囲において、この層の厚さは可能な限り薄くできることが好ましく、そのため、液状あるいはフィルム状での入手が可能である樹脂材料が好ましい。このような材料として、ポリイミド樹脂は好適であり、市販のものとしては、AS-2210、AS-2250(日立化成工業株式会社製、商品名)等の製品が入手可能である。

【0013】回路となる銅層63/ニッケルあるいはニッケル合金からなる中間層62/凸部となる銅層61の三層からなる金属箔6としては、回路となる銅層63が、1~15μmの厚さであることが好ましい。1μm未満では銅層にピンホール等の欠陥が現れてくる。また、15μmを越えるとエッチングによる回路形成性が劣ってくる。

【0014】ニッケルあるいはニッケル合金からなる中間層62は、0.04~1.5μmの厚さであることが好ましい。0.04μm未満では中間層にピンホール等の欠陥が現れる。また、1.5μmを越えるとエッチング除去による時間がかかり非能率的で、エッチング液の消費量も多くなり不経済となる。

【0015】凸部となる銅層61は、10~150μmの厚さであることが好ましい。10μm未満では凸部としての高さが不十分となり、150μmを越えるとエッチング除去による時間がかかり非能率的で、エッチング液の消費量も多くなり不経済となる。

【0016】銅めっきは一般の方法で行うことができる。凸部となる銅層のみ61を選択的にエッチングする方法としては、塩素イオンとアンモニウムイオンと銅イオンとを含む化学液(以下、アルカリエッチング液という。)に接触させることによって行うことができる。ここで言う接触とは、その液中に浸漬することや、その液を噴霧することを指している。

【0017】露出したニッケルあるいはニッケル合金からなる中間層62のみをエッチングするには、硝酸と過酸化水素とカルボキシル基を含む有機酸とベンゾトリアゾールとを含む化学液に接触することによって行うことができる。

【0018】

【作用】熱膨張係数をICウェーハと整合させることにより、高いテスト精度を保ちながら、高低温プローブ試験を実施することが可能となる。また、テストポイントとの接触を司る接触端子となる凸部は検査板の製

造工程において一括して作製できるので、従来の検査板の製造より簡略になる。

【0019】

【実施例】以下に本発明の好ましい実施例について説明する。回路となる銅層(厚さ5μm)/2%リン-ニッケルからなる中間層(厚さ18μm)/凸部となる銅層(厚さ15μm)からなる三層構造の金属箔と、ポリイミド樹脂系接着フィルムAS-2210(厚さ25μm, 日立化成工業株式会社製、商品名)と、銅層(厚さ18.75μm)/インバー層(厚さ112.5μm)/銅層(厚さ18.75μm)からなるCIC(厚さ150μm, 日本テキサス・インスツルメンツ株式会社製、商品名)とを、回路となる銅層及びCIC(厚さ150μm, 日本テキサス・インスツルメンツ株式会社製、商品名)がAS-2210(厚さ25μm, 日立化成工業株式会社製、商品名)に接触するように重ね、圧力2.94MPa(30kgf/cm²)、温度177℃、65分の条件で積層一体化した。次に、凸部となる形状にエッチングレジストH-K450(日立化成工業株式会社製、商品名)を形成して、2%リン-ニッケルからなる中間層まで凸部となる銅層を、アルカリエッチング液であるAプロセスエッチング液(ソルテックス社製、商品名)で選択的にエッチング除去し、前記のエッチングレジストを剥離除去し、露出した2%リン-ニッケルからなる中間層を硝酸200g/l、過酸化水素水10ml/l、りんご酸100g/l、ベンゾトリアゾール5g/lを成分とするエッチング液によりエッチング除去した。次いで、回路となる形状にエッチングレジストH-K450(日立化成工業株式会社製、商品名)を形成して、回路となる銅層を選択的にエッチング除去し、前記のエッチングレジストを剥離除去し、半導体装置用検査板を得た。この半導体装置用検査板は表面回路の所定の位置に接触端子となる凸部を有しており、その高さは15μmであった。また、熱機械分析法(TMA)による熱膨張係数の測定によると、この検査板の熱膨張係数は $4 \times 10^{-6}/K$ 程度であった。

【0020】

【発明の効果】以上に説明したように、本発明によって熱膨張係数がICウェーハと整合し、かつ、接触端子となる凸部を有する半導体装置用検査板、及びその検査板を簡便に効率的に製造する方法を提供することができるものである。

【図面の簡単な説明】

【図1】本発明の一実施例である検査板に検査対象を接触させた状態を表す断面図である。

【図2】(a)~(d)は、本発明の一実施例を説明するための各工程における断面図である。

【符号の説明】

1. 検査板

2. 接触端子となる凸部

3. 検査対象

4. 端子

5. 表面回路

6. 三層からなる

金属箔

6 1. 凸部となる銅層

6 3. 回路となる銅層

7. 絶縁性接着層となる接着を担う絶縁材

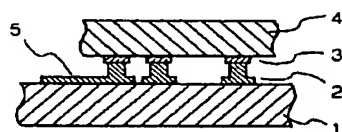
8. 銅層／インバー層／銅層からなるクラッド板

6 2. ニッケルあるいはニッケル合金からなる中間層

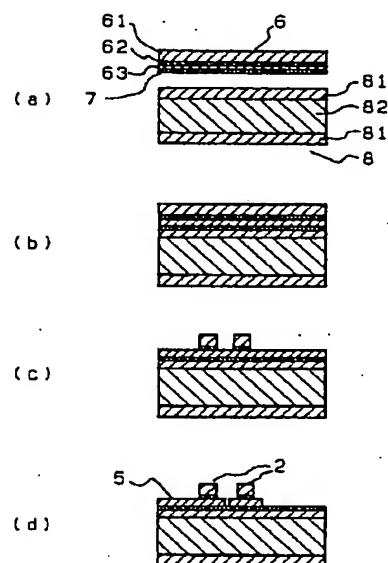
8 1. 銅層

8 2. インバー層

【図 1】



【図 2】



フロントページの続き

(72) 発明者 浦崎 直之

茨城県下館市大字小川1500番地 日立化成
工業株式会社下館研究所内